

(extract translation)

Japanese Patent Kokai No. 61-151996

Kokai Date: July 10, 1986

Title of Invention: Thin Film Electroluminescence Device and Method of Manufacturing
the Same

Filing Date: December 26, 1984

Applicant: Hitachi, Ltd.

Hitachi Device Engineering, Ltd.

What is Claimed is:

1. A thin film electroluminescence device comprising at least a transparent electrode, an insulating layer, a light emitting layer, and a back electrode all of which are formed on an insulating substrate,

wherein an insulating film made of oxide of said electrode material is provided at areas on said insulating substrate in which no transparent electrode pattern exists.

[Object of Invention]

Thus, the present invention has been devised in view of the above hitherto known problems. Its object is to prevent an electric field concentration generated at an edge part of an electrode pattern formed on a substrate when a high electric field is applied, and thereby provide a thin film EL device having improved quality and reliability and a method for manufacturing the device.

Brief Description of the Drawings

Figure 1 is a cross-sectional view of a substantial part of a thin film EL device having a double-insulating-layer structure. Figures through 2 to 7 (a), (b) are process charts showing cross sections of a substantial part and a plan view of a substantial part for illustrating an embodiment of a method of manufacturing a thin film EL device according to the present invention. Figures through 8 to 10 are process charts showing cross sections of a substantial part for illustrating another embodiment of the present invention. Figure 11 is a cross-sectional view of a substantial part of a thin film EL device for illustrating still another embodiment of the present invention.

- 8 ---- a borosilicate glass substrate
- 9 ---- a transparent conductive film
- 9' ---- an insulating film
- 9'' ---- a transparent electrode
- 10 ---- a photoresist pattern
- 11 ---- a SiO₂ film
- 12 ---- a first insulating film
- 13 ---- a light emitting layer
- 14 ---- a second insulating film
- 15 ---- a back electrode

End

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-151996

⑮ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)7月10日

H 05 B 33/22
33/10

7254-3K
7254-3K

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 薄膜エレクトロルミネセンス素子およびその製造方法

⑰ 特 願 昭59-273071

⑱ 出 願 昭59(1984)12月26日

⑲ 発 明 者 田 辺 英 夫 茂原市早野3300番地 株式会社日立製作所茂原工場内
⑲ 発 明 者 熊 田 政 治 茂原市早野3300番地 株式会社日立製作所茂原工場内
⑲ 発 明 者 川 崎 浩 茂原市早野3350番地の2 日立デバイスエンジニアリング株式会社内
⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
⑲ 出 願 人 日立デバイスエンジニアリング株式会社 茂原市早野3350番地の2
⑲ 代 理 人 弁理士 高橋 明夫

明 細 書

発明の名称 薄膜エレクトロルミネセンス素子
およびその製造方法

特許請求の範囲

1. 絶縁性基板上に少なくとも透明電極、絶縁層、発光層および背面電極を形成してなる薄膜エレクトロルミネセンス素子において、前記絶縁性基板上の透明電極パターン非形成部分に該電極材料の酸化物からなる絶縁膜を設けたことを特徴とする薄膜エレクトロルミネセンス素子。
2. 絶縁性基板上に少なくとも透明電極、絶縁層、発光層および背面電極を順次積層形成してなる薄膜エレクトロルミネセンス素子において、前記絶縁性基板の全表面に導電膜を形成した後に該導電膜の電極として不必要な部分を選択的に酸化して絶縁化させることにより、透明電極パターン相互間に絶縁膜を形成することを特徴とした薄膜エレクトロルミネセンス素子の製造方法。
3. 前記酸化を、酸化性雰囲気中で400～600℃の範囲の加熱処理により行なうことを特徴とした

特許請求の範囲第2項記載の薄膜エレクトロルミネセンス素子の製造方法。

4. 前記酸化を、溶媒中での陽極酸化処理により行なうことを特徴とした特許請求の範囲第2項記載の薄膜エレクトロルミネセンス素子の製造方法。
5. 前記酸化を、酸素イオン打込みより行なうことを特徴とした特許請求の範囲第2項記載の薄膜エレクトロルミネセンス素子の製造方法。

発明の詳細な説明

〔発明の利用分野〕

本発明は交流電界の印加によりエレクトロルミネンス(EL)を呈する薄膜エレクトロルミネセンス素子(以下薄膜EL素子と称する)およびその製造方法に関するものである。

〔発明の背景〕

近年、大容量ディスプレイとして、ブラウン管(以下CRTと称する)が広く用いられているが、CRTは真空管であるため、大重量で破損の危険性もあり、また奥行き寸法が大きい、偏向走査歪を避けにくく、さらには数KV以上の高電圧を必要と

するなどの問題があつた。

一方、平面形のディスプレイとしては、プラズマディスプレイパネル(以下PDPと称する)の開発が進められているが、PDPはCRTに比較して薄形であり、動作電圧も低く、マトリックス形であるため走査歪がないという利点があるが、ガス放電管であり、また真空管の一種であるために重量が大きく、破損の危険性は避けられない。

また、液晶ディスプレイデバイス(以下LCDと称する)は、固体素子に近く、動作電圧も数Vないし十数Vと低いが、応答速度が小さい、動作可能温度範囲が狭く、さらには受光形デバイスのため表示面が暗いといった問題を抱えている。

これに対してELを呈する薄膜EL素子を用いた薄膜ELパネルは、CRTと比較して駆動電圧が低く、またPDPに比較して重量、大きさ等において優れ、LCDに比較して動作可能温度範囲が広い等、多くの利点を有しており、文字、グラフィック表示に対して最適である。

この薄膜EL素子は、例えば硫化亜鉛(ZnS)

第2の絶縁層3、5は極めて高い絶縁耐圧をもつことが不可欠である。

なお、絶縁層全体の絶縁性を向上させる方法としては、絶縁層成膜後、真空中、400～600℃で熱処理する方法が特公昭59-10033号公報において詳記されている。

しかしながら、このように構成される薄膜EL素子は、同図から明らかなようにガラス基板1上に形成する透明電極2、第1の絶縁層3、ZnS発光層4、第2の絶縁層5および背面電極6を真空蒸着あるいはスパッタリング法等で成膜し、透明電極2および背面電極6については所望のパターンをエッチング法あるいはマスク成膜法により得た場合、パターンエッジ部に段差を生じる。特に透明電極2のパターンエッジ部ではこの上に積層した第1の絶縁層3、発光層4および第2の絶縁層5にも段差が生じ、局部的に膜厚が小さくなる。また、この第2の絶縁層3上に背面電極6を形成し、透明電極2と背面電極6との間に高電界を印加すると、透明電極2のパターンエッジ部に電界

を母体とし、これに付加剤としてマンガン(Mn)や希土類化合物等を添加した発光層の両側あるいは片側に酸化イットリウム(Y_2O_3)や窒化シリコン($SiNx$)等の絶縁層を設け、対向電極でサンドイッチ状に挟持した構成が輝度、寿命等の点で優れている。

第1図は発光層を絶縁層で挟持させた二重絶縁層構造の薄膜EL素子の一例を示す要部断面図である。同図において、1はガラス基板、2は酸化インジウム(In_2O_3)あるいはインジウムと錫との酸化物(ITO)等からなる透明電極、3は Y_2O_3 、 $SiNx$ 等からなる第1の絶縁層、4はMnあるいは希土類化合物等を添加したZnS発光層、5は第2の絶縁層、6はアルミニウム(Al)等からなる背面電極、7は交流電源である。

このような構成による薄膜EL素子は、透明電極2と背面電極6との間に交流電源7により交流電界を印加すると、約 $10^6 V/cm$ 程度の高電界により高輝度に発光する。このように高輝度を得るためには極めて高い電界を必要とするため、第1

集中が生じ、絶縁破壊の起点となる可能性があり、また高輝度を得るために著しく悪影響を与え、信頼性を著しく低下させていることが判明した。

〔発明の目的〕

したがって本発明は、前述した従来の問題に鑑みてなされたものであり、その目的とするところは、高電界印加時に基板上に形成した電極パターンのエッジ部に生じる電界集中を抑止し、品質および信頼性を向上させた薄膜EL素子およびその製造方法を提供することにある。

〔発明の概要〕

このような目的を達成するために本発明は、基板上に成膜した透明導電膜上に透明電極として必要なパターン形状にマスクを形成し、透明電極として不必要な部分の透明導電膜のみを選択的に酸化、絶縁化することにより、表面の平坦な電極形成を可能にしたことを特徴とする。

〔発明の実施例〕

次に図面を用いて本発明の実施例を詳細に説明する。

実施例 1

第2図ないし第7図(a), (b)は本発明による薄膜EL素子の製造方法の一実施例を説明するための要部断面工程図および平面図である。これらの図において、まず第2図に示すように絶縁性基板として例えばホウケイ酸ガラス基板8を用い、このガラス基板8上にインジウムと錫との酸化物をスパッタリング法によりシート抵抗 $15\Omega/\square$ 、可視光透過率約92%程度の透明導電膜9を約2000Å程度の厚さに形成する。次にこの透明導電膜9の全表面にフォトレジストを1~5μm程度の厚さに形成し、所定のフォトマスクを用いて露光、現像を行なうことにより、透明電極として不要な部分上のみフォトレジストパターン10を形成する。次に第3図に示すようにこのフォトレジストパターン10および透明導電膜9にスパッタリング法により SiO_2 膜11を約2000Åの厚さに形成した後、リフトオフによりフォトレジストパターン10とこのフォトレジストパターン10上の SiO_2 膜11とを除去して第4図に示すように

第2の絶縁膜14として Y_2O_3 を約3000Åの厚さに形成する。最後に透明電極パターンと直交するようにストライプ状の背面電極15をマスク蒸着により膜厚約2000Åのアルミニウムで形成し、素子を完成する。

実施例 2

第8図ないし第10図は本発明による薄膜EL素子の製造方法の他の実施例を説明するための要部断面工程図である。これらの図において、まず第8図に示すように絶縁性基板として例えばホウケイ酸ガラス16上にインジウムと錫との酸化物を真空蒸着法によりシート抵抗 $10\Omega/\square$ 、可視光透過率約92%程度の透明導電膜17を約2000Å程度の厚さに形成する。次にこの透明導電膜17の全表面にフォトレジストを1~5μm程度の厚さに形成し、所定のフォトマスクを用いて露光、現像を行なうことにより、透明導電膜17上の透明電極として必要な部分上のみフォトレジストパターン18を形成する。次にこの透明導電膜17を陽極とし、一方陰極に白金板を用い、電解液と

透明導電膜9上の透明電極として必要なパターンにのみ SiO_2 膜11を残存させる。次に第5図に示すようにこの SiO_2 膜11をマスクとして透明導電膜9を酸素雰囲気中で約550℃の高温で熱酸化させることにより、 SiO_2 膜11が被覆されていない部分のみの透明導電膜を絶縁膜9'とする。次に熱酸化時のマスクとして用いた SiO_2 膜11を除去することにより、第6図に示すように表面が平坦な透明電極9''が形成される。次に第7図(a), (b)に示すように表面に平坦に透明電極9''が形成された基板8上に Y_2O_3 を約3000Åの膜厚に基板温度約300℃でEB蒸着により第1の絶縁膜12を形成する。次にこの第1の絶縁膜12上に付加剤としてMnを0.5wt%加えたZnSの焼結体を材料として基板温度約250℃でEB蒸着により発光層13を約5000Åの厚さに形成する。その後、真空中において約550℃で2時間アニールを行なつて発光層13中のMnの分布の均一化および各薄膜の欠陥の低減化をはかる。次にこの発光層13上に基板温度約300℃でEB蒸着によ

してPH1~4程度の硫酸水溶液中で槽電圧約100V、陽極電流密度 $5.0\text{mA}/\text{cm}^2$ の条件で陽極酸化を行なつて第9図に示すようにフォトレジストパターン18でマスクされていない部分を絶縁化して絶縁膜17'とし、その後、フォトレジストパターン18を除去する。この場合、陽極酸化は、透明導電膜17の表面に絶縁層が形成されると、その後、反応速度が低下するので、槽電圧をパルス波形で印加すると、膜厚方向を均一に酸化、絶縁化でき、より効果的である。このようにして透明導電膜17のフォトレジストパターン18でマスクされた部分のみが透明電極17''となり、その他の部分は絶縁膜17'となつて第10図に示すように表面が平坦な透明電極17''が形成される。なお、前述した電解液等の酸化条件は、透明導電膜17の膜厚、特性等により、適宜最適化する必要がある。以後、前述した実施例1と同様に第1の絶縁層、発光層、第2の絶縁層および背面電極を順次積層して素子を完成する。

実施例 3

前述した実施例2と同様な方法で第8図に示すように透明導電膜17上にフォトレジストパターン18を形成した後、この表面に、加速電圧0～50KeVと連続的に変え打込量 $5 \times 10^{21}/\text{cm}^2$ なる条件で酸素イオンを打ち込み、フォトレジストパターン18でマスクされていない透明導電膜17を酸化、絶縁化させ、第9図に示すような酸化膜17'を形成する。その後、フォトレジストパターン18を除去することにより、第10図に示すような表面が平坦化された透明電極17"が形成される。なお、前述した酸素イオンの打込み条件は、透明導電膜17の膜厚、特性等により適宜最適化する必要がある。以後、実施例1と同様に第1の絶縁膜、発光層、第2の絶縁膜および背面電極を順次積層して素子を完成する。

実施例 4

第11図は本発明による薄膜EL素子の製造方法のさらに他の実施例を説明するための素子断面図であり、前述の図と同一部分は同一符号を付してある。同図において、実施例1では SiO_2 膜11

が得られる。勿論この場合、透明基板であつてもさしつかえない。

また、前述した実施例においては、背面電極材料としてアルミニウムを用いたが、インジウム、錫、チタン、タンタル、クロムあるいはジルコニウム等を用いても同様の効果が得られる。

さらに前述した実施例においては、透明導電膜の選択酸化の条件はそれぞれ酸化方法により異なるので、適宜最適化する必要があることは言うまでもない。

〔発明の効果〕

以上説明したように本発明によれば、絶縁性基板上に透明電極が表面平坦に形成でき、この電極パターンにエッジが生じないので、この電極パターン上に積層形成する絶縁層、発光層および背面電極の平坦化が容易に実現可能となり、電極パターンエッジ部の電界集中が著しく抑制でき、信頼性の高い高品質、高性能、長寿命の薄膜EL素子が得られるという極めて優れた効果を有する。

図面の簡単な説明

を熱酸化時のマスクとして用い、その後、除去したが、これを発光層13をはさむ第1の絶縁層の一部として用いるために除去せずに残し、この上に第1の絶縁層、発光層、第2の絶縁膜および背面電極を順次積層して素子を完成する。この場合、 SiO_2 膜11の膜厚は約1000Å以下とした。

以上説明したような方法および構成によれば、基板上の全面に成膜した透明導電膜のうち、透明電極として用いない部分を酸化、絶縁化することにより、平坦な電極パターンが形成できるので、パターンエッジによる電界集中の発生が抑止され、絶縁破壊の起点となることを防止でき、薄膜EL素子の絶縁耐圧が大幅に向上し、発光の寿命を向上させることができる。

なお、前述した実施例においては、絶縁性基板にホウケイ酸ガラスを用いた場合について説明したが、本発明はこれに限定されるものではなく、さらに不透明基板を用いた場合でも、この不透明基板上の背面電極パターン以外を選択的に同様な方法で酸化、絶縁化することにより、同様の効果

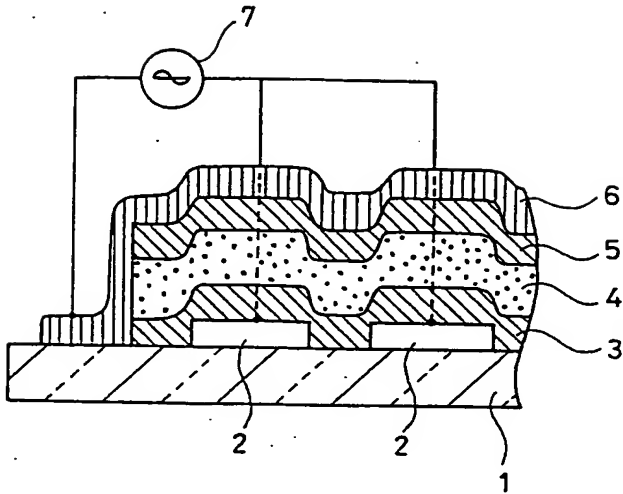
第1図は二重絶縁層構造の薄膜EL素子の要部断面図、第2図ないし第7図(a)、(b)は本発明による薄膜EL素子の製造方法の一実施例を説明するための要部断面工程図および平面図、第8図ないし第10図は本発明の他の実施例を説明するための要部断面工程図、第11図は本発明のさらに他の実施例を説明するための薄膜EL素子の要部断面図である。

8・・・ホウケイ酸ガラス基板、9・・・透明導電膜、9'・・・絶縁膜、9''・・・透明電極、10・・・フォトレジストパターン、11 SiO_2 膜、12・・・第1の絶縁膜、13・・・発光層、14・・・第2の絶縁膜、15・・・背面電極。

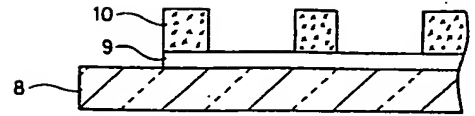
代理人 弁理士 高 橋 明



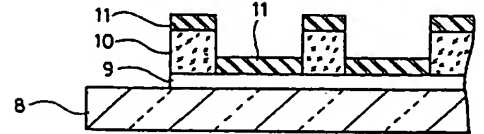
第 1 図



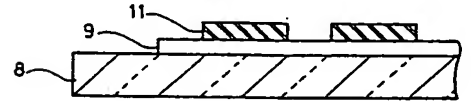
第 2 図



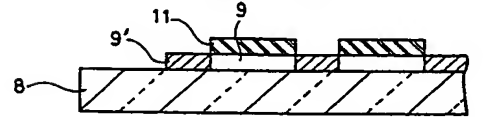
第 3 図



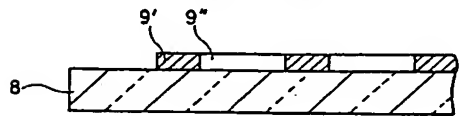
第 4 図



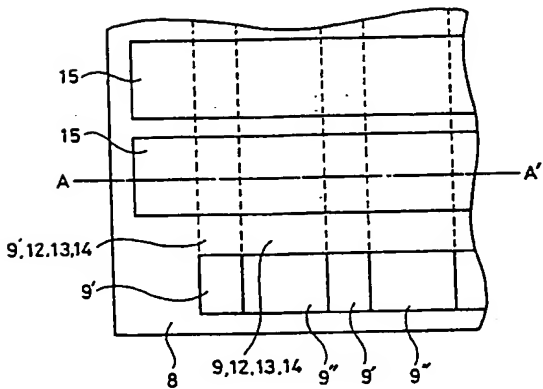
第 5 図



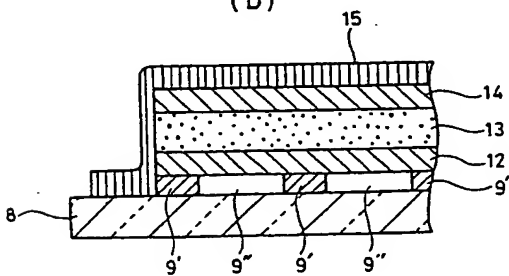
第 6 図



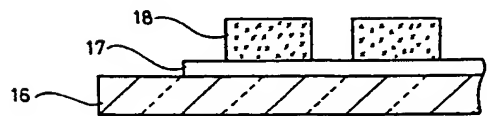
第 7 図
(a)



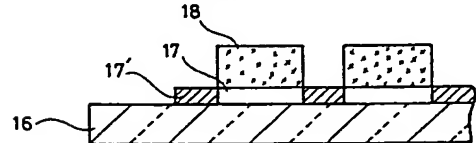
(b)



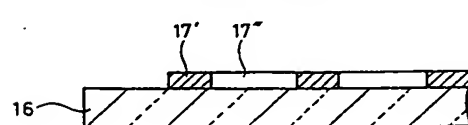
第 8 図



第 9 図



第 10 図



第 11 図

